

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

JC961 U.S. PTO  
09/783007



別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

#2  
26 April  
E. Tallit

出 願 年 月 日

Date of Application:

2000年 2月16日

出 願 番 号

Application Number:

特願2000-043555

出 願 人

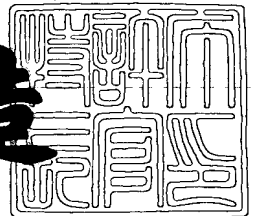
Applicant (s):

ローム株式会社

2001年 1月 5日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3109857

【書類名】 特許願  
 【整理番号】 PR900708  
 【提出日】 平成12年 2月16日  
 【あて先】 特許庁長官 殿  
 【国際特許分類】 H01L 27/14  
 【発明の名称】 受光増幅装置  
 【請求項の数】 3  
 【発明者】

【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

【氏名】 藤野 純士

【特許出願人】

【識別番号】 000116024

【氏名又は名称】 ローム株式会社

【代理人】

【識別番号】 100085501

【弁理士】

【氏名又は名称】 佐野 静夫

【手数料の表示】

【予納台帳番号】 024969

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003241

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 受光増幅装置

【特許請求の範囲】

【請求項 1】 受信した光信号を電気信号に変換する光電変換回路と、該光電変換回路で得られた電気信号を増幅して出力する増幅回路とを備えており、前記光電変換回路と前記増幅回路とがワイヤで接続されて成る受光増幅装置であって

前記光電変換回路には光信号を変換して得た電気信号を出力する正規の端子に加えて、前記電気信号と直接はつながらないダミーの端子が設けられており、前記増幅回路が第 1 の入力端子と第 2 の入力端子との 2 つの入力端子を有し、該 2 つの入力端子に入力される信号の差分を増幅する構成であり、前記光電変換回路の正規の端子と前記増幅回路の一方の入力端子とが第 1 のワイヤで接続されているとともに、前記光電変換回路のダミーの端子と前記増幅回路の他方の入力端子とが第 2 のワイヤで接続されていることを特徴とする受光増幅装置。

【請求項 2】 前記第 1 のワイヤと第 2 のワイヤとが略同一の長さで、かつ、平行になった上でできるだけ近接するように、前記光電変換回路の正規の端子及びダミーの端子、並びに、前記増幅回路の第 1 の入力端子及び第 2 の入力端子が設けられていることを特徴とする請求項 1 に記載の受光増幅装置。

【請求項 3】 前記光電変換回路が形成された第 1 の素子及び増幅回路が形成された第 2 の素子を搭載する共通の基板上に 2 つの導電パターンが形成されており、前記光電変換回路の正規の端子と前記増幅回路の一方の入力端子とが前記 2 つの導電パターンのうちの一方を介して接続されているとともに、前記光電変換回路のダミーの端子と前記増幅回路の他方の入力端子とが前記 2 つの導電パターンのうちの他方を介して接続されていることを特徴とする請求項 1 または 2 に記載の受光増幅装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、例えば、赤外線通信の受信機側に必要となる受光増幅装置に関する

ものである。

【0002】

【従来の技術】

受光増幅装置は、通常、光電変換素子であるフォトダイオードチップとICチップとが1つのパッケージ内に封入されて成る。従来は、フォトダイオードチップ100の模式的な構造の断面図を図4の（イ）に、受光増幅装置の等価回路図を図4の（ロ）にそれぞれ示すように、N型半導体であるサブストレート101とP型半導体である領域102とで形成されたフォトダイオードPDのアノード側の電極103がICチップ200の電極201にワイヤWを介して接続されており、一方、カソード側の電極となるフレーム50は外部から電源電圧 $V_{DD}$ が印加される。ICチップ200の内部では、増幅回路AMP及び抵抗Rが作り込まれており、電極201には増幅回路AMPの入力端子、及び、一端が接地された抵抗Rの他端が接続されている。

【0003】

以上の構成により、フォトダイオードチップ100により光電変換されて得られた電流信号は、ワイヤWを介してICチップ200に入力され、抵抗Rにより電圧に変換された後、増幅回路AMPにより増幅されて、不図示の後段の回路に与えられる。

【0004】

【発明が解決しようとする課題】

ここで、フォトダイオードチップとICチップとを接続する経路のインピーダンスが高いので、例えば結合容量に起因したり電磁誘導によるノイズがワイヤ等に乗ってしまいやすく、従来の構成では、このノイズがそのまま増幅されてしまうので、誤動作を起こしやすいという問題があった。また、このような問題を低減するためには、例えば電磁シールドのようなノイズ対策を講じる必要があり、コストアップを招くことになる。

【0005】

その他には、ワイヤボンディングの際には、ワイヤのカットを伴う作業（セカンドボンディング）をチップ上で行う必要があったため、チップにダメージが加

わり、チップが破損するといった問題もあった。

【0006】

そこで、本発明は、光電変換回路と増幅回路とがワイヤで接続されて成る受光増幅装置であって、上記ワイヤ等に乗るノイズによる誤動作を低減した受光増幅装置を提供することを目的とする。

【0007】

また、本発明は、光電変換回路と増幅回路とがワイヤで接続されて成る受光増幅装置であって、ワイヤボンディング作業によるチップの破損を低減させることができるようにした受光増幅装置を提供することを目的とする。

【0008】

【課題を解決するための手段】

上記の目的を達成するため、請求項1に記載の発明では、受信した光信号を電気信号に変換する光電変換回路と、該光電変換回路で得られた電気信号を増幅して出力する増幅回路とを備えており、前記光電変換回路と前記増幅回路とがワイヤで接続されて成る受光増幅装置において、前記光電変換回路には光信号を変換して得た電気信号を出力する正規の端子に加えて、前記電気信号と直接はつながらないダミーの端子が設け、前記増幅回路が第1の入力端子と第2の入力端子との2つの入力端子を有し、該2つの入力端子に入力される信号の差分を増幅する構成とし、前記光電変換回路の正規の端子と前記増幅回路の一方の入力端子とを第1のワイヤで接続するとともに、前記光電変換回路のダミーの端子と前記増幅回路の他方の入力端子とを第2のワイヤで接続している。

【0009】

この構成により、受光回路で光電変換されて得られた電気信号を増幅回路に伝送する第1のワイヤにノイズが乗る場合には、第2のワイヤにも同様なノイズが乗るので、第1のワイヤに乗ったノイズと第2のワイヤに乗ったノイズとにより、ノイズが増幅回路で相殺されるようになる。

【0010】

また、請求項2に記載の発明では、上記請求項1に記載の構成の受光増幅装置において、前記第1のワイヤと第2のワイヤとが略同一の長さで、かつ、平行に

なった上でできるだけ近接するように、前記光電変換回路の正規の端子及びダミーの端子、並びに、前記増幅回路の第 1 の入力端子及び第 2 の入力端子を設けている。

【 0 0 1 1 】

この構成により、第 1 のワイヤと第 2 のワイヤとでノイズの受け方がより等しくなり、ノイズが相殺される度合いが高まる。

【 0 0 1 2 】

また、請求項 3 に記載の発明では、上記請求項 1 または 2 に記載の構成の受光増幅装置において、前記光電変換回路が形成された第 1 の素子及び増幅回路が形成された第 2 の素子を搭載する共通の基板上に 2 つの導電パターンを形成し、前記光電変換回路の正規の端子と前記増幅回路の一方の入力端子とを前記 2 つの導電パターンのうちの一方を介して接続するとともに、前記光電変換回路のダミーの端子と前記増幅回路の他方の入力端子とを前記 2 つの導電パターンのうちの他方を介して接続している。

【 0 0 1 3 】

この構成により、ワイヤボンディングの際には、まず、ワイヤの一端をチップ側の電極にボンディングし（ファーストボンディング）、次に、ボート上の導電パターンにボンディングしてワイヤをカットする（セカンドボンディング）ようにして、ダメージを与えやすいセカンドボンディングを光電変換回路を作り込んだチップ及び増幅回路を作り込んだチップ上で行わずに済むようになる。

【 0 0 1 4 】

【発明の実施の形態】

以下に、本発明の実施形態を図面を参照しながら説明する。本発明の第 1 実施形態である受光増幅装置の構造の斜視図を図 1 の（イ）に示すようにフォトダイオードチップ 1 と IC チップ 2 とから成る。フォトダイオードチップ 1 の図 1 の（イ）中の A-A' での断面図を図 1 の（ロ）に、図 1 の（イ）中の B-B' での断面図を図 1 の（ハ）に、受光増幅装置の等価回路図を図 1 の（ニ）にそれぞれ示す。

【 0 0 1 5 】

フォトダイオードチップ 1 について説明する。N 型半導体であるサブストレー  
ト 1 1 の上面側には P 型半導体である第 1 の領域 1 2 が形成されており、サブス  
トレート 1 1 と第 1 の領域 1 2 とでフォトダイオード P D を構成している。また  
、サブストレート 1 1 の上面側には第 1 の領域 1 2 に比して十分小さな第 2 の領  
域 1 3 が形成されており、サブストレート 1 1 と第 2 の領域 1 3 とでダイオード  
D を構成している。

## 【 0 0 1 6 】

サブストレート 1 1 の下面はフレーム 5 0 にダイボンディングされており、フ  
レーム 5 0 がフォトダイオード P D 及びダイオード D のカソード電極となる。フ  
レーム 5 0 には外部から電源電圧  $V_{DD}$  が印加される。

## 【 0 0 1 7 】

フォトダイオードチップ 1 の上面は絶縁膜 1 4 で覆われているが、第 1 の領域  
1 2 に接する部分では絶縁膜 1 4 の一部が取り除かれて電極 1 5 が設けられてお  
り、電極 1 5 がフォトダイオード P D のアノード側の電極となる。また、第 2 の  
領域 1 3 に接する部分では絶縁膜 1 4 の一部が取り除かれて電極 1 6 が設けられ  
ており、電極 1 6 がダイオード D のアノード側の電極となる。尚、以下、電極 1  
5 を「アノード電極」、電極 1 6 を「ダミー電極」と呼ぶ。

## 【 0 0 1 8 】

フォトダイオードチップ 1 のアノード電極 1 5 は第 1 のワイヤ W 1 を介して I  
C チップ 2 の第 1 の電極 2 1 に、フォトダイオードチップ 1 のダミー電極 1 6 は  
第 2 のワイヤ W 2 を介して I C チップ 2 の第 2 の電極 2 2 に、それぞれ電氣的に  
接続されている。

## 【 0 0 1 9 】

尚、本第 1 実施形態及び後述する第 2 実施形態では、フォトダイオードチップ  
のサブストレートが N 型半導体を示しているが、これは P 型半導体であっても同  
様にして構成できる。

## 【 0 0 2 0 】

I C チップ 2 について説明する。I C チップ 2 の内部では、演算増幅器 O P、  
並びに、抵抗 R 1 及び R 2 が作り込まれており、第 1 の電極 2 1 に演算増幅器 O

Pの非反転入力端子(+)、及び、一端が接地された抵抗R1の他端が接続されており、また、第2の電極22に演算増幅器OPの反転入力端子(-)、及び、一端が接地された抵抗R2の他端が接続されている。

## 【0021】

本発明の第2実施形態である受光増幅装置の構造の斜視図を図2の(イ)に、図2の(イ)中のA-A'での断面図を図2の(ロ)に、図2の(イ)中のB-B'での断面図を図2の(ハ)に、受光増幅装置の等価回路図を図2の(ニ)にそれぞれ示す。尚、上記第1実施形態の受光増幅装置と同一部分には同一符号を付して説明を省略する。

## 【0022】

フォトダイオードチップ3について説明する。N型半導体であるサブストレート31の上面側にはP型半導体である領域32が形成されており、サブストレート31と第1の領域32とでフォトダイオードPDを構成している。

## 【0023】

サブストレート31の下面はフレーム50にダイボンディングされており、フレーム50がフォトダイオードPDのカソード側の電極となる。フレーム50には外部から電源電圧 $V_{DD}$ が印加される。

## 【0024】

フォトダイオードチップ3の上面は絶縁膜33で覆われているが、第1の領域32に接する部分では絶縁膜33の一部が取り除かれて電極34が設けられており、電極34がフォトダイオードPDのアノード側の電極となる。電極35は絶縁膜33上に設けられている。尚、以下、電極34を「アノード電極」、電極35を「ダミー電極」と呼ぶ。

## 【0025】

フォトダイオードチップ3のアノード電極34は第1のワイヤW1を介してICチップ2の第1の電極21に、フォトダイオードチップ3のダミー電極35は第2のワイヤW2を介してICチップ2の第2の電極22に、それぞれ電氣的に接続されている。

## 【0026】



以上の第1、第2の各実施形態の構成により、フォトダイオードチップ1、3で光電変換されて得られた電流信号は、第1のワイヤW1を介してICチップ2の第1の電極21に入力され、抵抗R1により電圧に変換された後、電氣的に解放状態にある（正確には、光電変換されて得られた電流信号と直接はつながらない）ダミー電極16、35に第2のワイヤW2によって接続された第2の電極22の電圧との差分が演算増幅器OPにて増幅される。そして、第1のワイヤW1にノイズが乗る場合には、第2のワイヤW2にも同様なノイズが乗るので、第1のワイヤW1に乗ったノイズが第2のワイヤW2に乗ったノイズの分だけ演算増幅器OPにより相殺されることになる。

## 【0027】

したがって、フォトダイオードチップにて光電変換により得られた電気信号をICチップに伝送するワイヤに乗るノイズがそのまま増幅されることはなくなり、誤動作を低減させることができる。また、これにより、例えば電磁シールドのようなノイズ対策を簡単に済ませたり、場合によっては対策を全く講じる必要がなくなり、コストダウンを実現することができる。

## 【0028】

尚、上記第1、第2の各実施形態では、フォトダイオードチップのアノード電極とICチップの第1の電極との間の距離と、フォトダイオードチップのダミー電極とICチップの第2の電極との間の距離とを等しくしておき、また、フォトダイオードチップのアノード電極とダミー電極との間の距離と、ICチップの第1の電極と第2の電極との間の距離とをできるだけ小さくした上で等しくするなどして、フォトダイオードチップとICチップとを第1のワイヤと第2のワイヤとが同一の長さで、かつ、平行になった上で、できるだけ近接するようにしておけば、第1のワイヤと第2のワイヤとでノイズの受け方がより等しくなり、ノイズが相殺される度合いが高まるので、効果的である。

## 【0029】

本発明の第3実施形態である受光増幅装置では、上記第1（または第2）実施形態である受光増幅装置において、フォトダイオードチップ1（または3）、及び、ICチップ2を搭載するプリント基板60上に導電パターンP1及びP2が

形成されており、フォトダイオードチップ1（または3）のアノード電極15（または34）、ICチップ2の第1の電極21がそれぞれ別々のワイヤW11、W12を介して共通の導通パターンP1に電氣的に接続されており、また、フォトダイオードチップ1（または3）のダミー電極16（または35）、ICチップ2の第2の電極22がそれぞれ別々のワイヤW21、W22を介して共通の導通パターンP2に電氣的に接続されている。尚、フォトダイオードチップ1（または3）、ICチップ2はそれぞれプリント基板60の導電パターンP3、P4上に搭載されている。

#### 【0030】

この構成により、ワイヤボンディングの際には、まず、ワイヤの一端をチップ側の電極にボンディングし（ファーストボンディング）、次に、プリント基板60上の導電パターンP1またはP2にボンディングしてワイヤをカットする（セカンドボンディング）ようにして、ダメージを与えやすいセカンドボンディングをチップ側で行わずに済むようになるので、ワイヤボンディング作業によるチップの破損を低減することができる。

#### 【0031】

##### 【発明の効果】

以上説明したように、請求項1に記載の受光増幅装置によれば、受光回路で光電変換されて得られた電気信号を増幅回路に伝送する第1のワイヤにノイズが乗る場合には、第2のワイヤにも同様なノイズが乗るので、第1のワイヤに乗ったノイズが第2のワイヤに乗ったノイズの分だけ相殺され、したがって、受光回路と増幅回路とを接続するワイヤ等の経路に乗るノイズがそのまま増幅されることはなくなり、誤動作を低減させることができる。また、これにより、例えば電磁シールドのようなノイズ対策を簡単に済ませたり、場合によっては対策を全く講じる必要がなくなり、コストダウンを実現することができる。

#### 【0032】

また、請求項2に記載の受光増幅装置によれば、第1のワイヤと第2のワイヤとでノイズの受け方がより等しくなり、ノイズが相殺される度合いが高まるので、ノイズによる誤動作をより確実に低減することができる。

【0033】

また、請求項3に記載の受光増幅装置によれば、ワイヤボンディングの際には、まず、ワイヤの一端をチップ側の電極にボンディングし（ファーストボンディング）、次に、基板上の導電パターンにボンディングしてワイヤをカットする（セカンドボンディング）ようにして、ダメージを与えやすいセカンドボンディングを光電変換回路を作り込んだチップ及び増幅回路を作り込んだチップ上で行わずに済むようになるので、ワイヤボンディング作業によるチップの破損を低減することができる。

【図面の簡単な説明】

【図1】（イ）本発明の第1実施形態である受光増幅装置の構造を示す斜視図である。

（ロ）フォトダイオードチップのA-A'での断面図である。

（ハ）フォトダイオードチップのB-B'での断面図である。

（ニ）受光増幅装置の等価回路図である。

【図2】（イ）本発明の第2実施形態である受光増幅装置の構造を示す斜視図である。

（ロ）フォトダイオードチップのA-A'での断面図である。

（ハ）フォトダイオードチップのB-B'での断面図である。

（ニ）受光増幅装置の等価回路図である。

【図3】 本発明の第3実施形態である受光増幅装置の構造を示す斜視図である。

【図4】（イ）従来の受光増幅装置の構造を示す斜視図である。

（ロ）受光増幅装置の等価回路図である。

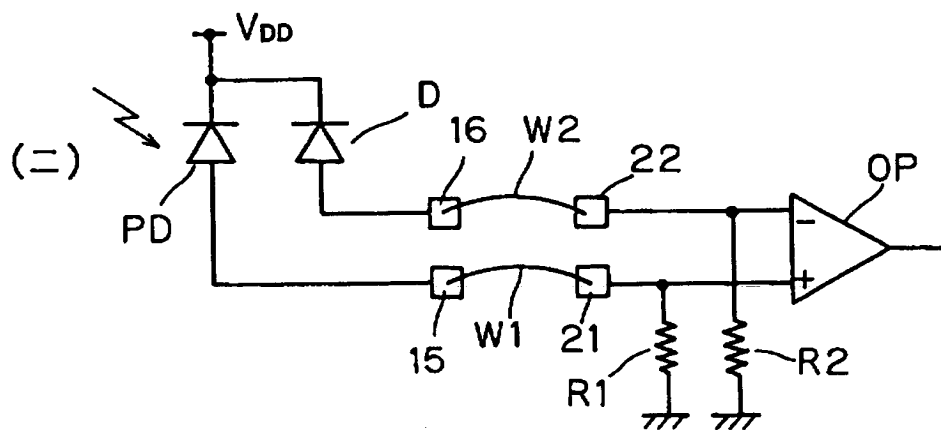
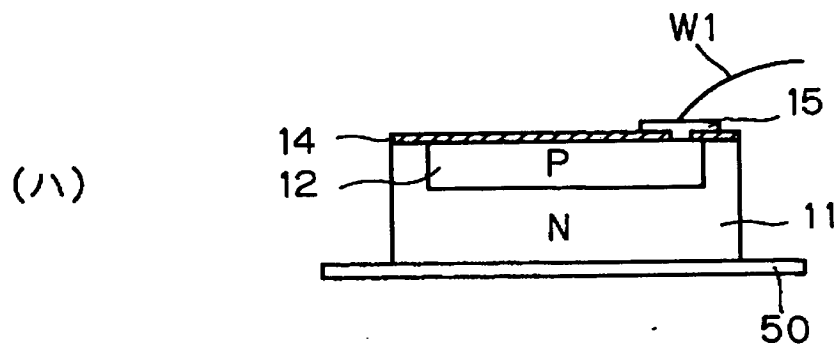
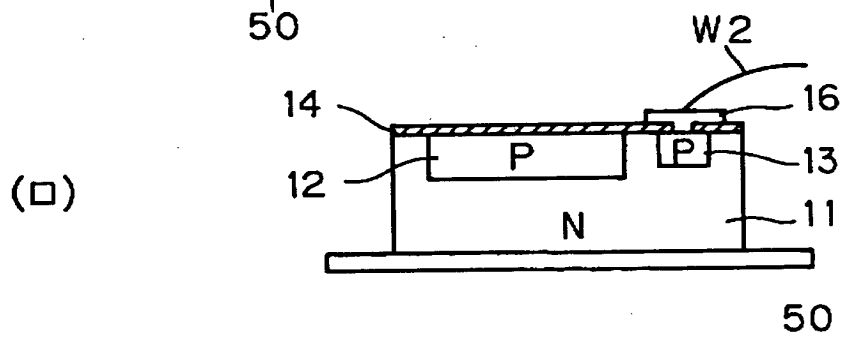
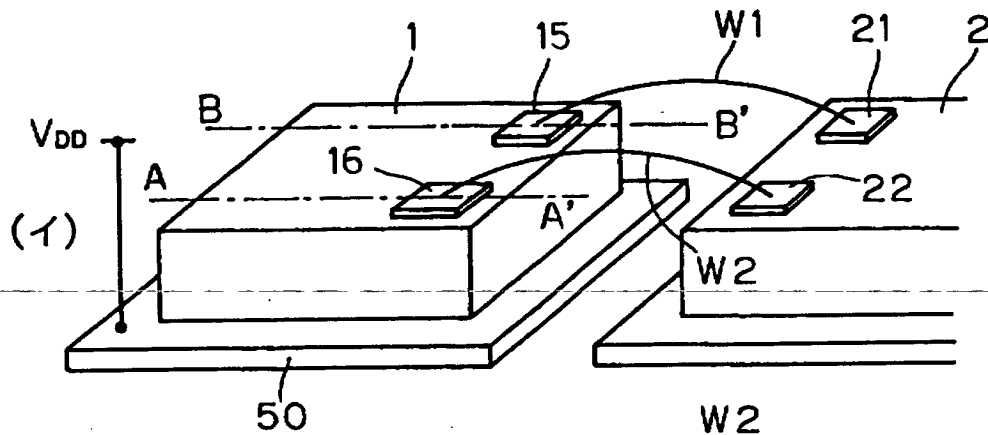
【符号の説明】

- 1    フォトダイオードチップ
- 2    ICチップ
- 3    フォトダイオードチップ
- 11   N型半導体（サブストレート）
- 12   P型半導体（第1の領域）

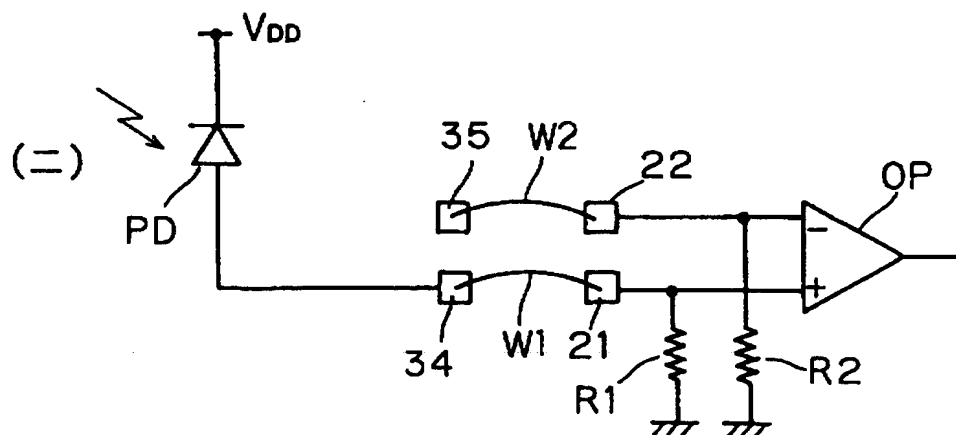
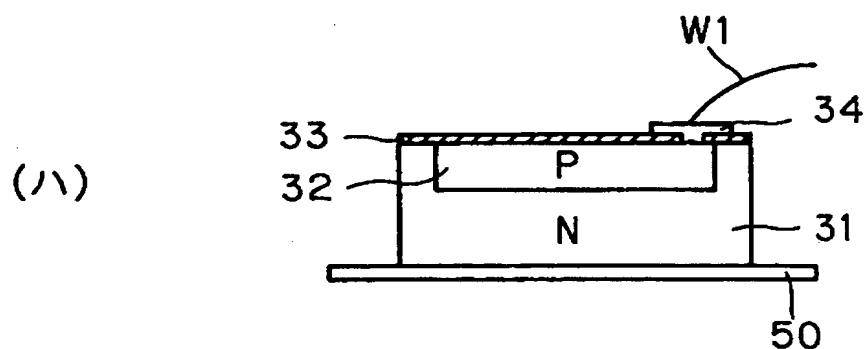
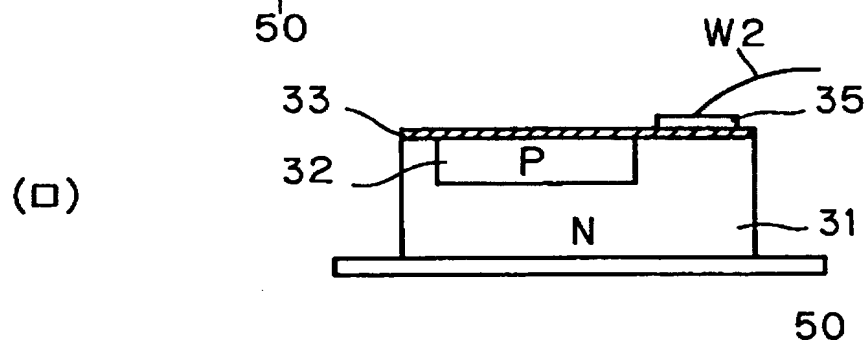
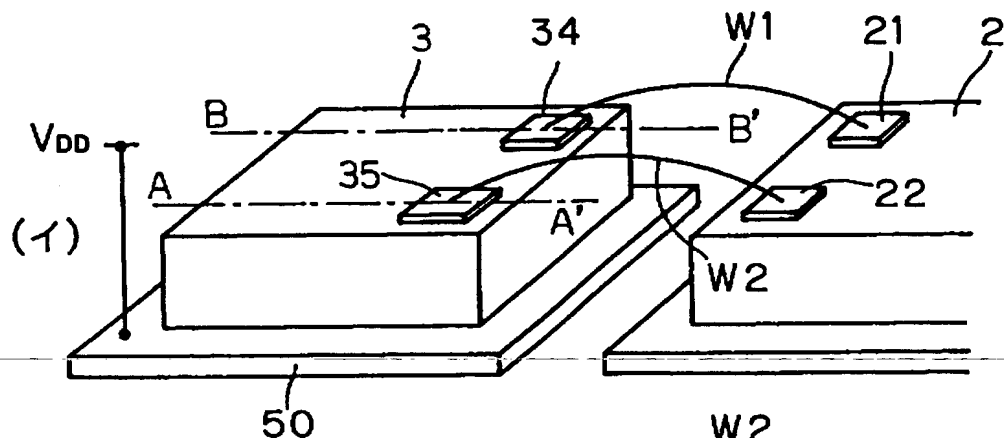
1 3	P 型半導体 (第 2 の領域)
1 4	絶縁膜
1 5	アノード電極
1 6	ダミー電極
2 1	第 1 の電極
2 2	第 2 の電極
3 1	N 型半導体 (サブストレート)
3 2	P 型半導体
3 3	絶縁膜
3 4	アノード電極
3 5	ダミー電極
5 0	フレーム
6 0	プリント基板
D	ダイオード
OP	演算増幅器
P 1、P 2、P 3、P 4	導電パターン
PD	フォトダイオード
R 1、R 2	抵抗
W 1、W 2、W 1 1、W 1 2、W 2 1、W 2 2	ワイヤ

【書類名】 図面

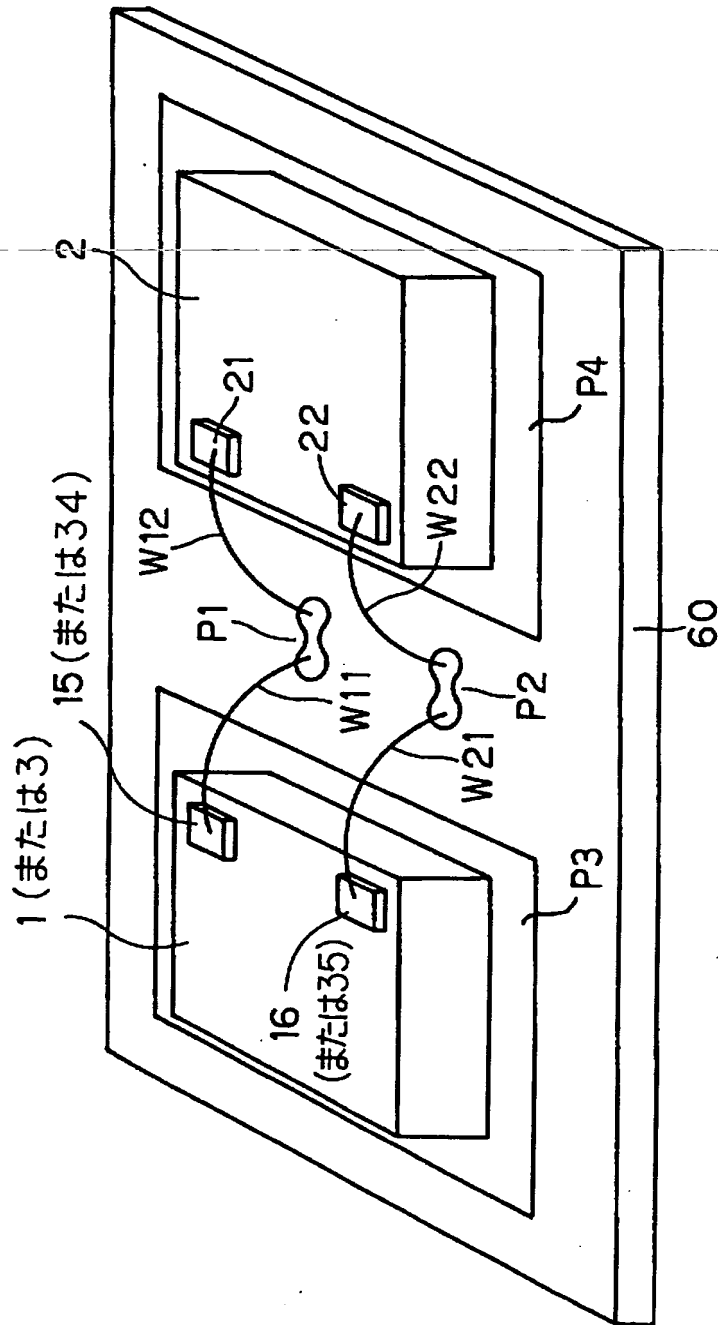
【図 1】



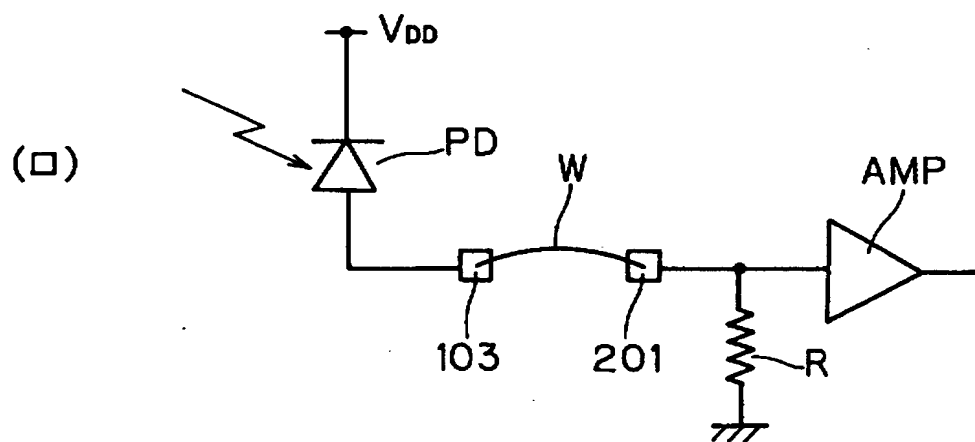
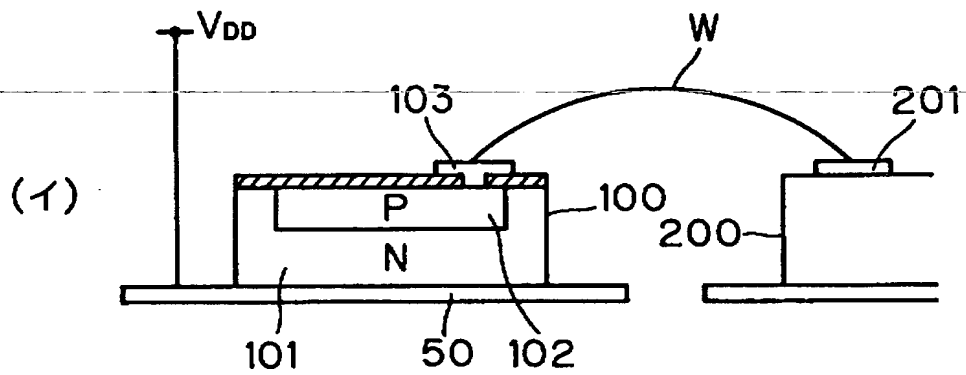
【図2】



【図3】



【図4】





【書類名】 要約書

【要約】

【課題】 光電変換回路と増幅回路とがワイヤで接続されて成る受光増幅装置であって、上記ワイヤに乗るノイズによる誤動作を低減した受光増幅装置を提供する。

【解決手段】 フォトダイオードチップ 1 に光電変換により得た電気信号を出力するアノード電極 1 5 に加えて、電氣的に解放状態にあるダミー電極 1 6 を設け、I C チップ 2 を第 1 の電極 2 1 と第 2 の電極 2 2 とに入力される 2 つの信号の差分を増幅する構成とし、フォトダイオードチップ 1 のアノード電極 1 5 と I C チップ 2 の第 1 の電極 2 1 とを第 1 のワイヤ W 1 で接続するとともに、フォトダイオードチップ 1 のダミー電極 1 6 と I C チップ 2 の第 2 の電極 2 2 とを第 2 のワイヤ W 2 で接続する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号

[000116024]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 京都府京都市右京区西院溝崎町2-1番地

氏 名 ローム株式会社